

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-328785

(43)Date of publication of application : 10.12.1993

(51)Int.Cl.

H02P 6/02

(21)Application number : 04-154498

(71)Applicant : ROHM CO LTD

(22)Date of filing : 21.05.1992

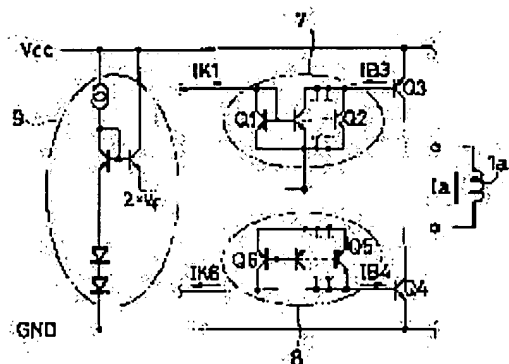
(72)Inventor : FUJII MICHIO

## (54) MOTOR DRIVING CIRCUIT

### (57)Abstract:

**PURPOSE:** To reduce power consumption of a driving circuit for a motor by operating a first current mirror circuit between an upstream side line and a reference voltage, and a second current mirror circuit between the reference voltage and a downstream side line.

**CONSTITUTION:** A current mirror circuit 7 generates a current signal IB3 obtained by inverting and amplifying a current signal IK1 of one of drive signals from a drive signal generator 9 as a base current of an output stage transistor Q3, and the signal IB3 has a voltage level near a power source voltage Vcc. The signal IK1 also has the same level as the supplied voltage of the signal IB3 from the characteristics of the current mirror circuit. Accordingly, since the current required for the operation of the circuit 7 can be fed to a line of a reference voltage, a voltage drop is reduced, and power consumption can be saved. A current mirror circuit 8 has a configuration in which the sign of the operating voltage of the circuit 7 is inverted, and its power consumption can be saved similarly to the circuit 7.



## LEGAL STATUS

[Date of request for examination] 23.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3249579

[Date of registration] 09.11.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3249579号  
(P3249579)

(45) 発行日 平成14年1月21日 (2002.1.21)

(24) 登録日 平成13年11月9日 (2001.11.9)

(61) Int.Cl.

H 0 2 P 6/08

識別記号

F I

H 0 2 P 6/02

3 7 1 F

請求項の数1 (全 5 頁)

(21) 出願番号 特願平4-154408

(32) 出願日 平成4年5月21日 (1992.5.21)

(35) 公開番号 特開平5 328785

(43) 公開日 平成5年12月10日 (1993.12.10)

審査請求日 平成10年6月23日 (1998.6.23)

(73) 特許権者 000116024

ローム株式会社

京都府京都市右京区西院清崎町21番地

(72) 発明者 藤井 敦大

京都市右京区西院清崎町21番地

株式会社IN

(74) 代理人 100070555

弁護士 堀川 佑是 (外1名)

審査官 川崎 修

(54) 参考文献 特開 平4-49989 (J P, A)

特開 平4-60080 (J P, A)

(58) 調査した分野 (Int.Cl., D D 名)

H 0 2 P 6/08

(54) 【発明の名称】 モータ駆動回路

1

【特許請求の範囲】

【請求項1】 上流側ラインから受けた電流をモータのコイルへ出力する第1の出力段トランジスタと、前記モータのコイルからの還流電流を下流側ラインへ流す第2の出力段トランジスタと、前記第1の出力段トランジスタの出力電流の電流波形を定めるための第1の電流信号を受けこれを反転増幅することにより第1の出力段トランジスタのベース電流を生成する第1のカレントミラー回路と、前記還流電流の電流波形を定めるための第2の電流信号を受けこれを反転増幅することにより第2の出力段トランジスタのベース電流を生成する第2のカレントミラー回路と、前記上流側ラインの電圧と前記下流側ラインの電圧との間の所定の基準電圧を発生する定電圧発生回路と、を備え、第1のカレントミラー回路は前記上流側ラインの電圧と前記基準電圧との間の電圧で動作

2

し、第2のカレントミラー回路は前記基準電圧と前記下流側ラインの電圧との間の電圧で動作することを特徴とするモータ駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、モータ駆動回路に関し、詳しくは、FDD、HDD等のモータ駆動装置に用いられるモータ駆動回路であって、いわゆるDCブラシレスモータ等を駆動するためのモータ駆動回路の改良に関するものである。

【0002】

【従来の技術】 図3は、従来の構成のFDDの一例であって、三相モータのモータ駆動回路の図である。このFDDは、モータ1と、センス回路2と、電力増幅回路3と、駆動信号生成回路4と、電力駆動回路5とを備えて

(2)

特許3248578

3

いる。モータ1は、3つのコイルを有しており、これらのコイルは位相の異なるモータ駆動電流が流れることで、回転する。

【0003】センサ回路2は、3つのホール素子を主体に構成され、モータ1の回転位相をセンサして、検出信号を電位差として出力するものである。入力増幅回路3は、3つの差動増幅器を主体として構成され、検出信号を差動増幅器により増幅して出力する。駆動信号生成回路4は、差動増幅器からの3つの増幅された信号を受け、これらの信号に基づいて、モータ駆動電流の波形の

10

形状となる3つの駆動信号を生成する。なお、駆動信号の数については、3対の場合もあり、一部合成されて4つ又は5つの場合もある。

【0004】電力駆動回路5は、それぞれの駆動信号の波形に従うモータ駆動電流を出力する3つ又は3対の電力増幅回路から構成され、これらのモータ駆動電流をモータ1のコイルへ送出する。このように、モータ1とセンサ回路2、入力増幅回路3、駆動信号生成回路4、電力駆動回路5はフィードバックループを形成し、モータ1の回転状態に対応するモータ駆動電流によりモータ1

20

を駆動するので、安定した回転速度でモータ1が回転する。

【0005】図2に、電力増幅回路の一部の回路図を示す。ここで、7、8はカレントミラー回路である。カレントミラー回路7は、駆動信号生成回路からの駆動信号の1つを電流信号IK1として受け、これを反転増幅した電流信号IR3を生成する。なお、電流信号IK1は流入する電流である。そして、電流信号ID3をベース電流として受けることにより、出力段トランジスタQ3は、さらに増幅された電流値のモータ駆動電流Iaをコイル1aに出力する。

30

【0006】カレントミラー回路8は、駆動信号生成回路からの駆動信号の他の1つを流出する電流信号IK6として受け、これを反転増幅した電流信号IR4を生成する。そして、電流信号IB4をベース電流として受けることにより出力段トランジスタQ4はさらに増幅された電流値のモータ駆動電流Iaを流出させる。なお、この図における例示の状態では、コイル1aに接続されている他の出力段トランジスタQ3'、Q4'はオフしているものとする。また、他のタイミングでは、駆動信号に従って、出力段トランジスタQ3、Q4とQ3'、Q4'のオンオフの状態が入れ替わることにより、モータ駆動電流の向きも制御される。

40

【0007】

【発明が解決しようとする課題】このような従来の構成のモータ駆動回路にあっては、駆動信号をそのまま出力段トランジスタのベース電流とするのではなく、一旦、カレントミラー回路を介することで、駆動信号を増幅してベース電流とする。そして、このベース電流が増幅されてモータ駆動電流が生成される。このようにすること

50

4

により、駆動信号生成回路や入力増幅回路等で取り扱う信号が微小電流の信号で済み、モータ駆動回路全体の消費電力が節約される。

【0008】しかし、モータ駆動装置に対する小形化、低消費電力化の要請が強く、特にノート型パソコンや携帯用ワークロ等に採用されてバッテリー駆動されるFDD等のモータ駆動回路については要求が厳しく、上述した程度の消費電力の節約では未だ不十分である。この発明の目的は、このような従来技術の問題点を解決するためのものであって、モータ駆動回路における一層の低消費電力化を実現することである。

【0009】

【課題を解決するための手段】この目的を達成するためのこの発明のモータ駆動回路の構成は、上流側ラインから受けた電流をモータのコイルへ出力する第1の出力段トランジスタと、前記モータのコイルからの誤差電流を下流側ラインへ流す第2の出力段トランジスタと、前記第1の出力段トランジスタの出力電流の電流波形を定めるための第1の電流信号を受けこれを反転増幅することにより第1の出力段トランジスタのベース電流を生成する第1のカレントミラー回路と、前記誤差電流の電流波形を定めるための第2の電流信号を受けこれを反転増幅することにより第2の出力段トランジスタのベース電流を生成する第2のカレントミラー回路と、前記上流側ラインの電圧と前記下流側ラインの電圧との間の所定の基準電圧を発生する定電圧発生回路と、を備え、第1のカレントミラー回路は前記上流側ラインの電圧と前記基準電圧との間の電圧で動作し、第2のカレントミラー回路は前記基準電圧と前記下流側ラインの電圧との間の電圧で動作するものである。

【0010】

【作用】このような構成のこの発明のモータ駆動回路にあっては、第1のカレントミラー回路は、電源からの上流側ラインと基準電圧のラインとの間で、その動作に要する電圧および電流を供給されて動作する。その動作に要する電流は、駆動信号とベース電流の和であり、従来と同じである。よって、上流側ラインと下流側ラインとの間で動作する従来の場合よりも、電圧降下が少ない分だけ、その消費電力は少ない。さらに、第2のカレントミラー回路は、基準電圧のラインと下流側ラインとの間で、その動作に要する電圧および電流を供給されて動作する。この場合にも、上記と同じ理由により、電圧降下が少ない分だけ従来よりもその消費電力が少ない。

【0011】ところで、新たな回路である定電圧発生回路については、その分だけ消費電力が増加することになる。ただし、その電圧は上流側ラインの電圧と基準電圧との差電圧または基準電圧と下流側ラインの電圧との差電圧であり、その電流は第1、第2のカレントミラー回路の動作に要する電流の差電流である。このことから、上述した第1、第2のカレントミラー回路において節約

(3)

特許9249578

された消費電力の何れかよりも、その消費電力の増加分が小さくて済む。したがって、消費電力が増加した以上に消費電力を節約できるので、モータ駆動回路における一層の低消費電力化を図ることができる。

【0012】

【実施例】以下、この発明の一実施例について、図面を参照して詳細に説明する。図1はこの発明のモータ駆動回路における電力増幅回路の詳細な回路図を示す。なお、モータ駆動回路全体の構成は従来例の図3の場合と同様なので再度の説明を割愛し、以下、従来例の図2に対応する図1を参照しながら説明する。ここで、1aはモータのコイル、7、8はカレントミラー回路、9は定電圧発生回路、Q3、Q4は出力段トランジスタである。

【0013】カレントミラー回路7は、駆動信号生成回路からの駆動信号の1つを流入する電流信号IK1として受け、これを反転増幅した電流信号ID3を、出力段トランジスタQ3のベース電流として生成する。このとき、電流信号ID3については、その供給電圧が出力段トランジスタQ3のベース電圧であり、しかも出力段トランジスタQ3のエミッタが電源電圧Vccのラインに接続されているので、ベース-エミッタ間電圧すなわち約1Vfの流れてもって電源電圧Vccに近い電圧レベルである。また、電流信号IK1についても、カレントミラー回路の特性から、その供給電圧は電流信号IB3の供給電圧と同等のレベルである。

【0014】よって、カレントミラー回路7がベース電流を生成している時の電流信号IK1、IB3を、基準電圧(2×Vf)以上の電圧レベルに保持することは、容易である。そこで、カレントミラー回路7の動作に要する電流(この場合はIK1+IB3)を、基準電圧(2×Vf)のラインへと流出させることができる。従来この電流は、より低い電圧の接地GNDラインへと流出していたものである。その結果、カレントミラー回路7では、電圧降下が少なくなったことにより約(2×Vf)×(IK1+IB3)の消費電力が節約できる。

【0015】カレントミラー回路8は、カレントミラー回路7の動作電圧の止負を反転した形の構成であり、駆動信号生成回路からの駆動信号の他の1つを流出する電流信号IK8として信号を受け、これを反転増幅した電流信号IB4を、出力段トランジスタQ4のベース電流として生成する。そこで、詳細な説明は省略するが、カレントミラー回路7と同様に、カレントミラー回路8では、約(Vcc-2×Vf)×(IK8+IB4)の消費電力が節約できる。

【0016】定電圧発生回路9は、電源電圧Vccと接地電圧GNDとの中間の基準電圧(2×Vf)を発生する。通常は電流信号IB4が電流信号IB3よりも大きいので、この回路9からカレントミラー回路8へ、その分の電流が供給される。また、電源電圧Vccから基準電

圧(2×Vf)までの電圧降下は、その差電圧すなわち(Vcc-2×Vf)である。そこで、定電圧発生回路9では、約(Vcc-2×Vf)×(IK8+IB4)-(IK1+IB3)の消費電力が増加する。

【0017】したがって、これらを合計すると、(Vcc)×(IK1+IB3)の消費電力が節約できる。ちなみに出力段トランジスタまで含めて1C化されたモータ駆動回路についての具体的な値を示すと、電源電圧Vccが5V、ベース電流IB3が0〜20mA、ベース電流IB4が0〜30mA、モータ駆動電流Iaが0〜800mAの9相モータの場合、出力段トランジスタ部分での消費電力が約250mW、モータ駆動回路の他の部分での消費電力が約200mWである。この場合におけるこの発明の適用による消費電力の節約は約70mWあり、モータ駆動回路全体で約15%の低消費電力化が達成できる。

【0018】なお、出力段トランジスタは大きな電流を流すが、導通状態であることが多く、そこでの電圧降下が小さいので、その電流の大きさの割には消費電力は大きくない。このため、ベース電流についてのものであっても全体の消費電力の節約に大きく寄与する。また、電源Vccと接地GNDとの間の定電圧を発生する適当な既存の回路がある場合には、その回路をもって本発明の回路9を兼用させてもよい。さらに、接地GNDが負の電源電圧の場合であっても同様である。

【0019】また、1つのコイルに電流を流している対の出力段トランジスタおよびカレントミラー回路について詳しく説明してきたが、他にもコイルがある場合そのコイルについても同様であり、単相、二相、三相モータ全てにおいて同様である。さらに、コイルの結線方式によっては、モータ駆動電流を出力する出力段トランジスタと接続する出力段トランジスタとが一对一に対応しないこともあるが、総和の消費電力について見れば全く同様の作用効果である。

【0020】

【発明の効果】以上の説明のとおり、この発明のモータ駆動回路にあっては、モータ駆動電流についての出力電流を流す出力段トランジスタのベース電流を生成するカレントミラー回路が電源電圧と基準電圧との間で動作し、モータ駆動電流についての逆流電流を流す出力段トランジスタのベース電流を生成するカレントミラー回路が基準電圧と接地電圧との間で動作する。これにより同程度の消費電流であっても電圧降下が小さくなり、カレントミラー回路等での消費電力が節約できる。その結果、モータ駆動回路における一層の低消費電力化が実現できるという効果がある。

【図面の簡単な説明】

【図1】この発明のモータ駆動回路の一実施例であって、特に電力増幅回路の詳細な回路図である。

【図2】従来のモータ駆動回路の電力増幅回路の回路図

(4)

特許3249578

である。

【図3】FDD用の三相モータおよびそのモータ駆動回路のブロック図である。

【符号の説明】

1 モータ

1a コイル

\* 2 センス回路

3 入力増幅回路

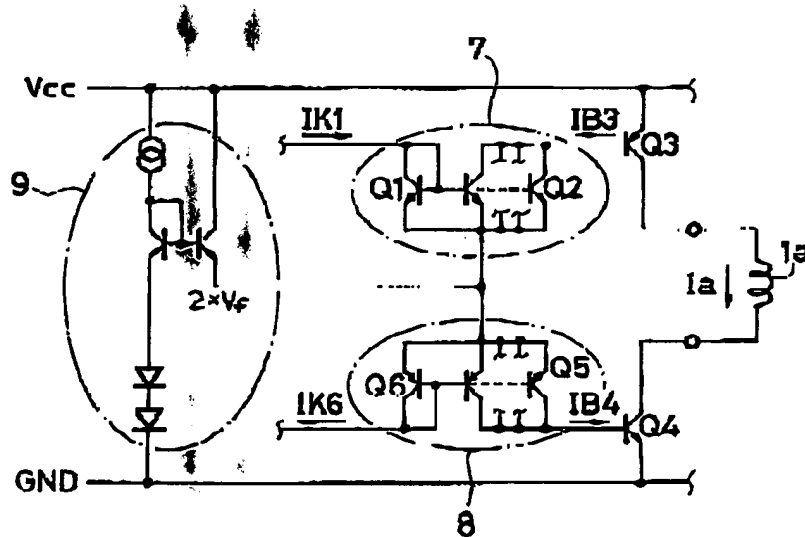
4 駆動信号生成回路

5 電力駆動回路

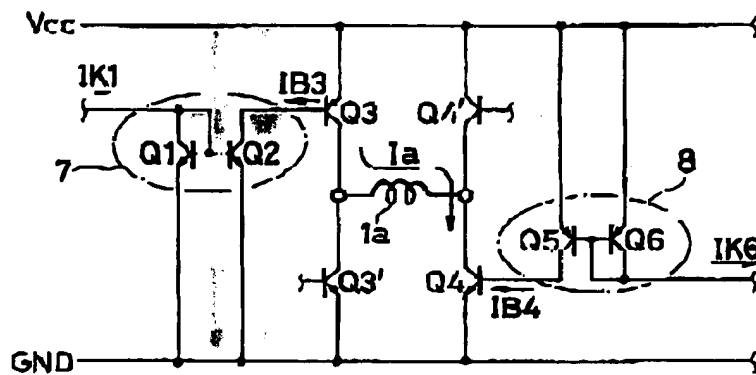
7, 8 カレントミラー回路

\* 0 定電圧発生回路

【図1】



【図2】



(5)

特許3248578

【図3】

